14T/JP 2004/004350

日本国特許庁 JAPAN PATENT OFFICE

26, 3, 2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application: 2003年 3月31日

出願番号 Application Number:

特願2003-096208

[ST. 10/C]:

[JP2003-096208]

出 願 人
Applicant(s):

キヤノン株式会社

REO'D : 2 1 MAY 2004

PRIORITY DOCUMEN I
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

特許庁長官 Commissioner, Japan Patent Office 2004年 4月30日

今井康



【書類名】

特許願

【整理番号】

254031

【提出日】

平成15年 3月31日

【あて先】

特許庁長官 太田 信一郎 殿

【国際特許分類】

H01L 29/00

【発明の名称】

有機薄膜トランジスタ

【請求項の数】

1

【発明者】

【住所又は居所】

東京都大田区下丸子3丁目30番2号 キヤノン株式会

社内

【氏名】

小金井 昭雄

【特許出願人】

【識別番号】

000001007

【氏名又は名称】

キヤノン株式会社

【代表者】

御手洗 富士夫

【代理人】

【識別番号】

100069017

【弁理士】

【氏名又は名称】 渡辺 徳廣

【電話番号】

03-3918-6686

【手数料の表示】

【予納台帳番号】

015417

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 9703886

【プルーフの要否】

要

【書類名】 明細書

【発明の名称】 有機薄膜トランジスタ

【特許請求の範囲】

【請求項1】 有機半導体膜を用いた有機薄膜トランジスタにおいて、有機 薄膜トランジスタが第1基板、ゲート電極、ゲート絶縁膜、有機半導体膜、ソー ス電極、ドレイン電極、保護膜、第2基板によって構成されていることを特徴と する有機薄膜トランジスタ。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は、有機半導体材料を用いた薄膜トランジスタおよびその製造方法に関し、特に有機半導体層の保護膜の製造工程に関する。

[0002]

【従来の技術】

近年、有機半導体材料を用いた薄膜トランジスタ(以下、有機薄膜トランジスタ)の開発競争が加速している。有機材料を用いることでプロセスの低温化が図れ、大面積に低コストでトランジスタを形成できることが期待される。薄型ディスプレイや電子ペーパーの駆動回路、無線認証(RF-ID)のタグ、ICカードなどの応用展開が想定されている。技術的なレビューが幾つか存在する。(例えば、非特許文献1参照)

[0003]

有機薄膜トランジスタの構造例を図3に示す。301は基板、302は導体膜からなるゲート電極、303はゲート絶縁膜、304は有機半導体膜、305はソース電極、306はドレイン電極である。

[0004]

図3において、基板301には例えばガラスエポキシ樹脂を用いることが出来る。この場 合、ゲート電極302は導体膜をゲート電極形状にパターニング後、研磨による平坦化処理を行っている。さらにその上にゲート絶縁膜、有機半導体膜、ソース電極、ドレイン電極を形成し有機薄膜トランジスタを構成している



この有機薄膜トランジスタを動作させるには、ソース電極を接地し、ドレイン電極にVddを印加した状態で、ゲート電極にしきい値電圧Vthを超える電圧を印加する。この時、ゲート電極近傍における電界効果によって有機半導体膜の導電率が変化し、ソース~ドレイン電極間に電流が流れる。ゲート電圧によってスイッチのようにソース~ドレイン電極間の電流をオンオフすることが出来る。

[0006]

有機薄膜トランジスタに用いる有機半導体材料は光や水、酸素などに弱い傾向がある。これは、酸素のドーピングによってホールのトラップサイトが増加することや、光照射によって分子間の結合状態が変化しπ電子共役の構造変化を起こすことで導電率が変化していると考えることができる。特にN型半導体材料は、大気中で安定なものは数少ない。そのため、何らかの保護膜を設けて有機半導体膜を遮光あるいは(および)封止する技術が必要である。

[0007]

従来の封止技術および遮光技術としては、既に実用化で先行している有機EL素子で多数提案されている。封止技術として、応力緩和層が封止をもつものが提案されている(一例として、特許文献1参照)。また、遮光技術として、有機EL素子を駆動する薄膜トランジスタを遮光する構造を取るものが提案されている(例えば、特許文献2参照)。有機薄膜トランジスタに関する提案としては、有機半導体膜を蒸着で成膜後にin-situで保護膜を形成するものが提案されている。(一例として、特許文献3参照)

[0008]

一方、安価な封止技術としてはラミネート技術が知られている。ラミネートとは積層することを意味し、食品包装に使われるラミネートフィルムは2層以上の材質が異なるフィルム(例えばナイロンとポリエチレン)を積層したもので熱溶着することで封止する。ラミネートフィルムに関しては広く情報がある。(一例として、非特許文献2参照)

[0009]

【非特許文献1】

C. D. Dimitrakopoulos 他、「Organic Thin Film Transistors for Large Area Electronics」、Advanced Material誌、2002年14、No. 2、P. 99-117

【非特許文献2】

「フィルムとラミネートの種類」、[online]、株式会社 河野包材企画、[平成14年12月26日検索]、インターネット<URL:http://plaza27.mbn.or.jp/~konohozai/fukuro-rami1.>

【特許文献1】

特開平8-124677号公報(第9-10頁、図1)

【特許文献2】

特開2002-108250号公報(第6-7頁、図1)

【特許文献3】

特開2002-314093号公報

[0010]

【発明が解決しようとする課題】

有機EL素子から派生した従来から知られている封止技術、遮光技術を用いることで有機薄膜トランジスタにおいても一定の効果を得ることができる。しかしながら、前述の封止技術は粘性のある応力緩和層を取り扱うためハンドリング上困難な操作を伴うものであったり(前述の特許文献1)、アンモニアを用いた真空プロセスで装置コストが高くなるもの(前述の特許文献2)で、プラスチック基板を用いた安価な有機薄膜トランジスタを製造する上では十分なものではなかった。また、プラスチック基板を用いた安価なフレキシブル構造を実現する上では十分なものではなかった。

[0011]

従って、安価なプロセスを実現するためにラミネートのような技術を保護膜の 形成に使用したいが、単純にラミネートしても加熱時のプレスによって有機半導 体膜に過大なストレスが局所的にかかってしまうという課題があった。

[0012]

特に、ソース電極、ドレイン電極をマスク蒸着ではなく、オフセット印刷あるいはスクリーン印刷といった印刷技術を利用して形成した場合には電極の膜厚が厚くなる。このため、電極がある部分とない部分とのギャップが大きいことから過大な応力が有機半導体膜にかかる。このため、有機薄膜トランジスタの多くが破壊するか性能を損なうという課題があった。

[0013]

従って本発明の第1の課題は、プラスチック基板を用いた安価な有機薄膜トランジスタを製造する上で生産性の高い保護膜形成プロセスを構築することである

本発明の第2の課題は、封止性能が高く、遮光性に優れた保護膜の形成プロセスを提供することである。

本発明の第3の課題は、安定した動作特性が得られるトランジスタを多数個使 用した安価な半導体装置を作ることである。

[0014]

【課題を解決するための手段】

上記の課題を解決するための手段について鋭意検討を行った結果、以下の手段 が適当であるとの結論に至った。

[0015]

すなわち、本発明は、有機半導体膜を用いた有機薄膜トランジスタにおいて、 有機薄膜トランジスタが第1基板、ゲート電極、ゲート絶縁膜、有機半導体膜、 ソース電極、ドレイン電極、保護膜、第2基板によって構成されていることを特 徴とする有機薄膜トランジスタである。

前記保護膜が半固形物からなることが好ましい。

[0016]

また、本発明は、有機半導体膜を用いた有機薄膜トランジスタの製造方法において、有機薄膜トランジスタが第1基板、ゲート電極、ゲート絶縁膜、有機半導体膜、ソース電極、ドレイン電極、保護膜、第2基板によって構成されており、

第1基板上にゲート電極、ゲート絶縁膜、ゲート電極、有機半導体膜、ソース電極、ドレイン電極を形成し、第2基板上に保護膜を形成して、第1基板の有機半導体膜が形成されている面と第2基板の保護膜が形成されている面とを重ね合わせることを特徴とする有機薄膜トランジスタの製造方法である。

[0017]

また、本発明は、有機半導体膜を用いた有機薄膜トランジスタの製造装置において、上記の製造方法により保護膜を重ね合わせる装置であり、有機半導体膜の成膜工程と保護膜の重ね合わせ工程を連続的に同一装置内で行うことを特徴とする有機薄膜トランジスタの製造装置である。

[0018]

【発明の実施の形態】

プラスチック基板を用いた安価な有機薄膜トランジスタを製造する上で生産性の高い保護膜形成プロセスについて鋭意検討した結果、ラミネートのように第2基板を重ね合わせて保護膜を形成することが低コストなプロセスを志向する上で有効なこと、また、単純に第2基板を重ね合わせようとしても密着させるためにプレスすることによって有機半導体膜に過大なストレスが局所的にかかることがわかった。この現象に対処するため半固形物を保護膜として用いることを見出した。本発明はこの知見を元に発案するにいたったものである。

[0019]

本発明である有機薄膜トランジスタの構造例を図1に示す。101は第1基板、102は導体膜からなるゲート電極、103はゲート絶縁膜、104は有機半導体膜、105はソース電極、106はドレイン電極、107は保護膜、108は第2基板である。

[0020]

本発明の有機薄膜トランジスタを作る上では、第1基板101上にソース電極105、ドレイン電極106までの積層構造を作成し、第2基板108上に保護膜107を形成する。第1基板101の有機半導体膜104の露出面と第2基板108の保護膜107を接触させる形で、重ね合わせることにより本発明の有機薄膜トランジスタは完成する。

[0021]

第2基板108上に作成する保護膜107は半固形物であるため、第1基板の 有機半導体 膜と接触した際に、第1基板側の形状にならって変形する。このた め、重ね合わせする際の加圧力が緩和されるため、有機薄膜トランジスタに余分 な応力がかかることなく保護膜を形成することが出来るようになる。

[0022]

また、第2基板上に半固形物からなる保護膜を形成する条件を調整することにより、保護膜がたれて余計な場所に付着したりすることがない。このため、素子 作成のハンドリング性が大幅に向上し生産性が高まることになる。

[0023]

保護膜として使用する半固形物としては、有機半導体膜と化学的に反応を生じない不活性な絶縁材料を用いる。また放出ガスが少なく、水分、大気、酸素に対し封止効果をもつものが良い。グリスやワニス、ゲルを用いることが出来る。具体的には、グリスであれば、シリコーン系グリス、フッ素系グリス(例えばテフロン(登録商標)を増ちょう材としたPTFEグリス)、炭化水素系グリス(例えばアピエゾングリス)などで、真空グリスとして用いられるものである。具体的には、ゲルであれば、ゼラチンやセルロース類、アミド類などが用いられる。

[0024]

グリスの硬さは、ちょう度で表すことが規格化されており(JIS K 2220.5.3)規定の円錐がグリスに侵入した深さで定義されている。グリスを構成する基材、増ちょう材、添加剤のうち、増ちょう材と添加剤が固体粒子である場合は、粒径が小さく微小な凹凸になじむものが、余分な応力を有機半導体膜に与えないという観点で好ましい。グリスのちょう度は、小さいほど硬いことを示しちょう度番号は大きくなる。本発明に用いるグリスのちょう度としては200から450が望ましい。より望ましくは250から350が望ましい。

[0025]

また、保護膜は複数の材料からなる積層物であっても良い。例えば、無機あるいは有機絶縁膜と前記の半固形物の組み合わせでも良い。無機絶縁膜としては、例えば酸素透過性が低い SiO_2 , Al_2O_3 , Ta_2O_5 などの酸化物や Si_3N_4

などの窒化物を用いることが出来る。また、有機絶縁膜としてはポリビニルフェ ノール (PVP)、ポリメチルメタクリレート (PMMA)、ポリエチレンなど の絶縁性有機ポリマーを用いることも出来る。

[0026]

また、保護膜は複数の材料からなる混合物であっても良い。例えば、吸湿材料と前記の半固形物の組み合わせでも良い。吸湿材料としては、炭酸カルシウム、合成ゼオライト、酸化バリウム、シリカゲル等を用いることが出来る。

また、保護膜は遮光性の高い物質からなる層を設けるか、混入する形としても良い。遮光性の高い物質が導電性である場合には、第2基板の側に設けても良い

[0027]

本発明の第1基板としては、シリコンウエハやガラスなどの無機材料や、ポリエチレンテレフタレート、ポリカーボネート、ポリエチレン、ポリスチレン、ポリイミド、ポリ酢酸ビニル、ポリ塩化ビニル、ポリ塩化ビニリデンなどの高分子材料などから選択することが可能である。基板に要求される項目としては、平坦性、強度、耐熱性、熱膨張係数、コストなどの観点から適宜用途に応じて選択することが可能である。

[0028]

本発明の第2基板としては、各種高分子材料を用いることが出来る。例えば、ナイロン、ポリエステル、ポリカーボネート、ポリエチレンテレフタレート、エチレン・酢酸ビニル共重合体(PVA)、二軸延伸ポリプロピレン、高密度ポリエチレン、低密度ポリエチレンなどである。また、酸素バリア性を向上させるため塩化ビニリデンを被覆したものや、遮光性を向上させるためアルミニウムを蒸着したものを用いても良い。その際は、有機半導体膜と接する面を絶縁材料とすれば良い。

[0029]

また本発明の第2基板としては、保護膜との密着力を調整するため、保護膜と接する面に対しては親保護膜性を、保護膜と接しない面に対しては疎保護膜性を付与することが重要である。調整手段としては、プラズマ処理、オゾン処理、

UV処理などの各種表面処理を行うことや、接着層などの新たな機能付加を行うことが出来る。これら技術の詳細は当該業者にとって容易に理解できることである。

[0030]

本発明における第2基板と保護膜の違いは、第2基板が基材として単独で形状を保持しうるのに対し、保護膜は基材の存在なしに形状を保持できないという違いで分離することにする。換言すれば第2基板と保護膜とでは厚さが異なり、材質により異なるが概ね50 μ mの厚さを境に厚いものを第2基板、50 μ mより薄いものを保護膜と定義することにする。

[0031]

また本発明の第1基板は、2枚の第2基板を用いて挟み込むことが出来る(図 11)。この場合、ラミネートとして知られる熱溶着を行うことが可能になる。

[0032]

本発明の有機半導体膜としては、ペンタセン、テトラセン、アントラセンなどの II 共役電子を持つオリゴマーやポリチオフェン、ポリアセン、ポリアセチレン、ポリアニリン等の有機半導体ポリマーなどから適宜選択することが可能である

[0033]

本発明のゲート絶縁膜としては SiO_2 , Al_2O_3 , Ta_2O_5 などの無機酸化物や Si_3N_4 などの窒化物を用いることが出来る。ゲート絶縁膜は、オン抵抗を下げ、ドレイン電流を増大するためには高誘電率材料であることが望ましい。また、ポリビニルフェノール(PVP)、ポリメチルメタクリレート(PMMA)、ポリエチレンなどの絶縁性有機ポリマーを用いることも出来る。

[0034]

本発明のゲート電極、ソース電極、ドレイン電極としては、金、銀、白金など の貴金属や銅、アルミニウムなど導電率が高い材料を用いることが出来る。また 、導電性ポリマーを用いてこれらの電極を形成することも出来る。

[0035]

有機薄膜トランジスタの構造は、基板に対し有機半導体膜の上にソース電極、

ドレイン電極を形成するトップ電極構造(TE)と、ゲート絶縁膜上にソース電極、ドレイン電極を形成した後に有機半導体膜を形成するボトム電極構造(BE)が知られている。TEはゲート絶縁膜上にソース電極、ドレイン電極がないために、高品位の有機半導体膜を形成しやすいことから移動度がBE構造よりも高い傾向にある。一方、TE構造をとる事により、有機半導体膜の成膜領域を制限して下側の電極構造との接続を取ることになるため製造工程が複雑になるという欠点がある。本発明の保護膜形成プロセスは、TE構造、BE構造いずれに対しても適用することが可能である。

[0036]

本発明の有機薄膜トランジスタの動作手順は図3に示した従来のものと同じである。すなわち、ソース電極を接地し、ドレイン電極にVddを印加した状態で、ゲート電極にしきい値電圧Vthを超える電圧を印加する。この時、ゲート電極からの電界によって有機半導体膜の導電率が変化し、ソース~ドレイン電極間に電流が流れる。ゲート電圧によってスイッチのようにソース~ドレイン電極間の電流をオンオフすることが出来る。

[0037]

【実施例】

以下に実施例を挙げて本発明を具体的に説明する。

[0038]

実施例1

図4から9は、本発明の有機薄膜トランジスタの作成方法を示す模式図である。図4において、401は基板、402は導体膜である。401と402は、例えばガラスエポキシ基板と銅箔の組み合わせで一体となったものがプリント回路基板として流通しており、今回は基板厚さ0.2 mm、導体膜である銅箔の膜厚35 μ mのものを使用した。また、基板に対し両面に導体膜を配した形態のものが多いが、本発明の説明上不要なため省略している。

[0039]

次に、導体膜に対しパターニングを施し所望のゲート形状に加工する。加工手 段としてはドライフィルムを利用したリソグラフィ技術によるマスク形成と、導 体膜のウエットエッチングによる形状転写を用いることが出来る。図5は配線形状に加工した後の状態を示す。402がゲート電極となる導体膜である。ウエットエッチ後に、この導体膜部分をCMPで研磨を行い、本発明を実施する上で必要な表面荒さの調整を行う。

[0040]

図6は、ゲート電極となる導体膜402上にゲート絶縁膜403を形成した状態を示す。ゲート絶縁膜403の形成にはマグネトロンスパッタを用いた。成膜領域はシャドーマスクで規定する。材料はA12O3である。膜厚は250nmである。

[0041]

図7は、ゲート絶縁膜403上に有機半導体膜404を形成した状態を示す。 有機半導体膜404の形成には蒸着を用いた。成膜領域はシャドーマスクで規定 する。材料は昇華精製したペンタセンである。膜厚は150nmである。

[0042]

図8は、有機半導体膜404と接するようにソース電極405とドレイン電極406を設けた状態を示す。ソース電極405およびドレイン電極406の形成には蒸着を用いた。成膜領域はシャドーマスクで規定する。材料はAuである。膜厚は100nmである。

[0043]

図9は、有機半導体膜404およびソース電極405、ドレイン電極406を覆うように保護膜407および第2基板408を重ね合わせした後の状態を示す。保護膜407は信越シリコーンのシリコン真空グリスで、重ね合わせ前の厚さは60μm、第2基板408はポリエチレンで厚さは150μmである。保護膜407を設けた第2基板408は、重ね合わせ前には保護膜407が第2基板408に沿うように平坦な形状である(図2)。しかしながら、重ね合わせ後は図9に示すように、保護膜407は変形して有機半導体膜404およびソース電極405、ドレイン電極406が形成する起伏に沿って全体をカバーする。このため、重ね合わせ時の印加圧力が特定の電極部分に集中することがないため、有機半導体膜に対して低い応力しかかからない。従って、半導体素子としての特性を

損なうことや、素子の破壊をまねくことなく保護膜を形成することが可能になる

[0044]

次に、研磨工程まで終了した基板は、カードサイズ(86mm×54mm)に切り出される。この基板を以降の工程を行ってトランジスタ素子を完成させた。完成後にトランジスタ素子のDC特性を半導体パラメータアナライザ(HP4155B)で測定した。テストに用いたパターン形状は、同一サイズのトランジスタ素子が切り出した1枚の基板上に120ケ並ぶものである。その結果、ゲートリークが少なくVthのバラツキが小さい良好なトランジスタ特性が得られた。長期にわたり安定したトランジスタ特性が得られたことで有機半導体膜が大気にさらされることなく封止が効いていることを確認できた。

[0045]

一方、比較例として、保護膜407を設けない点以外は全て同じ工程からなる素子も作成し、トランジスタ素子のDC特性の評価を行った。その結果、同一基板上に存在する多数の素子が壊れ、トランジスタ特性としてもバラツキが大きなものとなった。

[0046]

実施例2

第1基板101を2枚の第2基板108,109で挟み込んでラミネートする 以外には実施例1と同じ構成で作成した有機薄膜トランジスタについて、保護膜 のありなしによるラミネート後のトランジスタ特性の評価を行った。断面模式図 は図11である。第2基板108,109はポリエチレン・ポリエステル・EV Aからなる150μm厚のフィルムを用いた。真空グリスを60μm厚にバーコ ートし、70℃でクリーンオーブン加熱をして第2基板側に対する密着力を上げ ている。また、周囲にはグリスが付着しない領域を設けてヒートシールが可能な 構造としている。

[0047]

実施例1と同様にして薄膜トランジスタ素子を作成した。ラミネートには市販されているラミネータ(株式会社アスカ製、Asmix)を用いた。静特性を半

導体パラメータアナライザで測定した。保護膜を設けなかった比較サンプルでは、同一基板上に存在する多数の素子が壊れ、トランジスタ特性としてもバラツキが大きなものとなったのに対し、本発明である保護膜を設けて重ね合わせしたサンプルでは不良品の発生率が抑制できていることがわかった。また、長期にわたり安定したトランジスタ特性が得られたことで有機半導体膜が大気にさらされることなく封止が効いていることを確認できた。

[0048]

実施例3

[0049]

実施例1と同様にして薄膜トランジスタ素子を作成した。断面模式図は図12であり、実施例1の図1と比べ酸素バリア膜SiO2(図12の110)と真空グリス(図12の107)の積層構造となっている。トランジスタの静特性を半導体パラメータアナライザで測定した。保護膜を設けなかった比較サンプルでは、同一基板上に存在する多数の素子が壊れ、トランジスタ特性としてもバラツキが大きなものとなったのに対し、本発明である保護膜を設けて重ね合わせしたサンプルでは不良品の発生率が抑制できていることがわかった。また、長期にわたり安定したトランジスタ特性が得られたことで有機半導体膜が大気にさらされることなく封止が効いていることを確認できた。

[0050]

実施例 4

保護膜として、複数の異なる材料の混合物とした以外には実施例1と同じ構成

で作成した有機薄膜トランジスタについて、保護膜のありなしによる重ね合わせ後のトランジスタ特性の評価を行った。混合物は、吸湿材料である炭酸カルシウムと前記半固形物である真空グリスからなる。信越シリコーン製の真空グリス中に炭酸カルシウムを10wt%混入し、充分に攪拌したものを60μm厚にバーコートし、70℃で窒素雰囲気中で加熱をして第2基板側に対する密着力を上げている。

[0051]

実施例1と同様にして薄膜トランジスタ素子を作成した。断面模式図は図13であり、実施例1の図1と比べ吸湿材料である炭酸カルシウム(図13の111)が半固形物である真空グリス中に追加されている。トランジスタの静特性を半導体パラメータアナライザで測定した。保護膜を設けなかった比較サンプルでは、同一基板上に存在する多数の素子が壊れ、トランジスタ特性としてもバラツキが大きなものとなったのに対し、本発明である保護膜を設けて重ね合わせしたサンプルでは不良品の発生率が抑制できていることがわかった。また、長期にわたり安定したトランジスタ特性が得られたことで有機半導体膜が大気にさらされることなく封止が効いていることを確認できた。

[0052]

実施例5

第2基板に対し遮光性を向上するためにA1を成膜した以外には実施例1と同じ構成で作成した有機薄膜トランジスタについて、保護膜のありなしによる重ね合わせ後のトランジスタ特性の評価を行った。第2基板はポリエチレン・ポリエステル・EVAからなるフィルムで厚さは 150μ mである。この第2基板に対して、保護膜を形成しない面に対して 0.3μ mのA1膜をマグネトロンスパッタ装置を用いて成膜した。成膜後の第2基板の透過率測定を350-1100 nmの波長域で行うと5%以下であり全反射状態であった。

[0053]

実施例1と同様にして薄膜トランジスタ素子を作成した。断面模式図は図14であり、実施例1の図1と比べA1遮光膜(図14の112)が追加されている。トランジスタの静特性を半導体パラメータアナライザで測定した。保護膜を設

けなかった比較サンプルでは 、同一基板上に存在する多数の素子が壊れ、トランジスタ特性としてもバラツキが大きなものとなったのに対し、本発明である保護膜を設けて重ね合わせしたサンプルでは不良品の発生率が抑制できていることがわかった。また、長期にわたり安定したトランジスタ特性が得られたことで有機半導体膜が大気にさらされることなく封止が効いていることを確認できた。

[0054]

実施例6

図10は本発明の保護膜形成プロセスをインラインで行う製造装置の模式図である。この装置ではラミネート用ヒータによりラミネートを行っているが熱溶着は本発明において必須ではない。図10において、500は真空チャンバ、501は巻きだしロール、502は巻き取りロール、503はあいし巻きだしロール、504はあいし巻取りロール、505は図8の工程まで終了した第1基板、506は基板ヒータ、507は膜厚モニタ、508はラミネータ用ヒータ、509は成膜シャッタ、510と511は防着板、512は蒸着ソース、513は第2基板の巻きだしロール、514と515はテンションローラ、516は第2基板用のラミネートローラ、517は第2基板である。

[0055]

真空チャンバ500は図示しない真空排気用ポンプおよびバルブを通して、大気圧より低い真空度に保たれており、図8の工程まで終了した第1基板505は巻きだしロール501から巻き取りロール502へ向けて一定速度で搬送される。このとき、テンションローラ514,515が、第1基板の張り具合を調節する。また、基板面へのきず防止のためのあいしはあいし巻きとりローラ503に巻き取られる。

[0056]

真空チャンバ内 500 は図示しないゲートバルブを通りぬけて、防着板 510 , 511 で覆われた成膜空間へと導かれる。成膜空間の真空度は 2×10^{-4} P a に保たれており、そこでは、必要なタイミングに応じてシャッタ 509 があけられ、蒸着源 512 から発生した有機半導体粒子が第1基板に付着する。成膜に際しては基板ヒータ 506 がオンになっており、所望の温度に基板をコントロール

する。ペンタセンを用いて成膜をおこなった。蒸着速度は、膜厚モニタで管理されており、蒸着速度は毎秒0.9Å、基板温度は50度である。成膜したペンタセンの総膜厚は70nmである。

[0057]

次に有機半導体膜の成膜が終了した基板505はラミネートヒータのそば508を通り、第2基板の巻きだしローラ513から供給された第2基板517とともに密着ローラ516を通り抜け、圧着される。ラミネートヒータによる加熱で2枚の基板は溶着する。溶着後の基板は最終的には巻き取り前にあいし巻きだしローラ504から排出されてラミネートが終了して第1基板と第2基板が合体したものと一緒に巻き取りローラ502に巻き取られて工程が終了する。有機半導体膜は一切大気に触れることがなく、またラミネートの際にエアをかむこともなく本工程を経るとスムーズに実装工程へまわすことが可能になる。

[0058]

本発明は図1の構造に基づいて説明がなされているが、この構造のみに適用されるものではない。広く同じ課題に直面するケースに適用可能であることは当該業者には容易に理解出来ることである。また、フィールド絶縁膜や保護膜やコンタクトビアなど本発明と直接関係ない部分について大幅な省略が加えられていることも当該業者には理解出来ることである。

[0059]

次に、本発明の好ましい実施態様について説明する。

第1の実施態様は、前記保護膜が半固形物からなることを特徴とする。

第2の実施態様は、有機半導体膜を用いた有機薄膜トランジスタの製造方法において、有機薄膜トランジスタが第1基板、ゲート電極、ゲート絶縁膜、有機半導体膜、ソース電極、ドレイン電極、保護膜、第2基板によって構成されており、第1基板上にゲート電極、ゲート絶縁膜、ゲート電極、有機半導体膜、ソース電極、ドレイン電極を形成し、第2基板上に保護膜を形成して、第1基板の有機半導体膜が形成されている面と第2基板の保護膜が形成されている面とを重ね合わせることを特徴とする有機薄膜トランジスタの製造方法である。

[0060]

第3の実施態様は、有機半導体膜を用いた有機薄膜トランジスタの製造装置に おいて、前記の製造方法により保護膜を重ね合わせる装置であり、有機半導体膜 の成膜工程と保護膜の重ね合わせ工程を連続的に同一装置内で行うことを特徴と する有機薄膜トランジスタの製造装置である。

[0061]

【発明の効果】

以上説明した様に、本発明は、有機薄膜トランジスタを第1基板、ゲート電極、ゲート絶縁膜、有機半導体膜、ソース電極、ドレイン電極、保護膜、第2基板という構成にすることによって、安価に封止可能な構造とすることが出来た。

また、保護膜が設けられた第2基板を有機半導体膜を形成した第1基板に対して重ね合わせする方式で保護膜の形成を行うことで、素子を破壊することなく保護膜を形成することが可能になった。

また、封止性能が高く、遮光性に優れた保護膜を形成することが可能になった

【図面の簡単な説明】

【図1】

本発明の有機薄膜トランジスタの構造を示す模式図である。

【図2】

本発明の第2基板と保護膜を示す模式図である。

【図3】

従来技術の有機薄膜トランジスタの構造を示す模式図である。

【図4】

本発明の有機薄膜トランジスタを作成するプロセスを示す模式図である。

【図5】

本発明の有機薄膜トランジスタを作成するプロセスを示す模式図である。

【図6】

本発明の有機薄膜トランジスタを作成するプロセスを示す模式図である。

【図7】

本発明の有機薄膜トランジスタを作成するプロセスを示す模式図である。

【図8】

本発明の有機薄膜トランジスタを作成するプロセスを示す模式図である。

[図9]

本発明の有機薄膜トランジスタを作成するプロセスを示す模式図である。

【図10】

本発明の実施例6に示す有機薄膜トランジスタの製造装置を示す模式図である

【図11】

本発明の実施例2に示す有機薄膜トランジスタの構造を示す模式図である。

【図12】

本発明の実施例3に示す有機薄膜トランジスタの構造を示す模式図である。

【図13】

本発明の実施例4に示す有機薄膜トランジスタの構造を示す模式図である。

【図14】

本発明の実施例5に示す有機薄膜トランジスタの構造を示す模式図である。

【符号の説明】

- 101 第1基板
- 102 導体膜からなるゲート電極
- 103 ゲート絶縁膜
- 104 有機半導体膜
- 105 ソース電極
- 106 ドレイン電極
- 107 保護膜
- 108 第2基板
- 109 第2基板
- 110 絶縁膜
- 111 吸湿材料
- 112 遮光膜
- 301 基板

- 302 導体膜からなるゲート電極
- 303 ゲート絶縁膜
- 304 有機半導体膜
- 305 ソース電極
- 306 ドレイン電極
- 401 基板
- 402 ゲート電極となる導体膜
- 403 ゲート絶縁膜
- 404 有機半導体膜
- 405 ソース電極
- 406 ドレイン電極
- 407 保護膜
- 408 第2基板
- 500 真空チャンバ
- 501 巻きだしロール
- 502 巻き取りロール
- 503 あいし巻取りロール
- 504 あいし巻だしロール
- 505 図8の工程まで終了した第1基板
- 506 基板ヒータ
- 507 膜厚モニタ
- 508 ラミネータ用ヒータ
- 509 成膜シャッタ
- 510 防着板
- 511 防着板
- 5 1 2 蒸着ソース
- 513 第2基板の巻きだしロール
- 514 テンションローラ
- 515 テンションローラ

ページ: 19/E

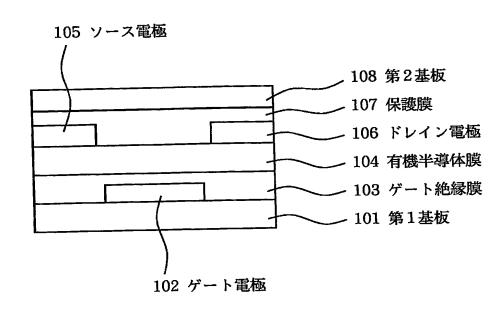
516 第2基板用のラミネートローラ

517 第2基板

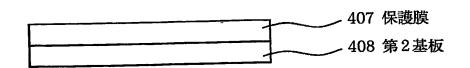
【書類名】

図面

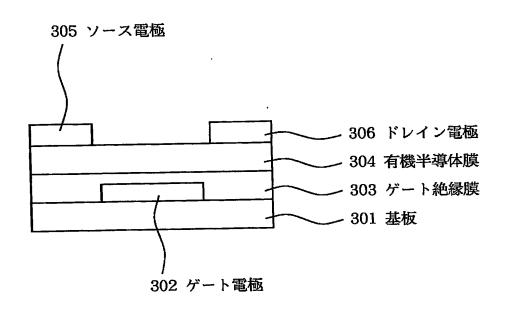
【図1】



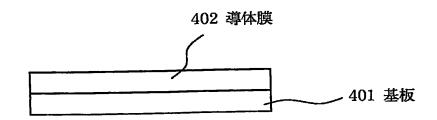
【図2】



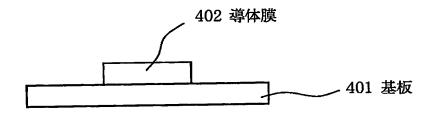
【図3】



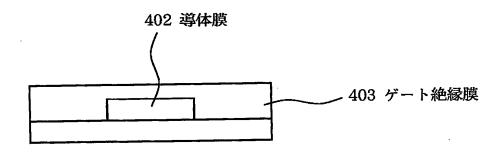
【図4】



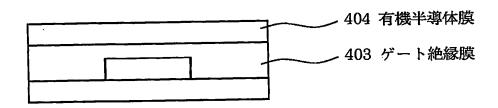
【図5】



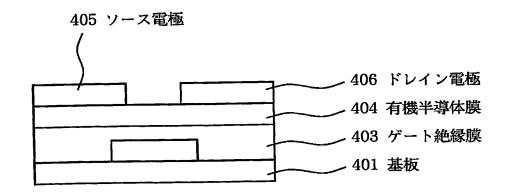
【図6】



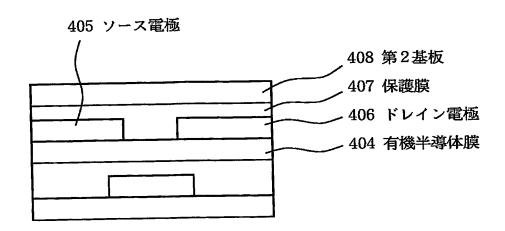
【図7】



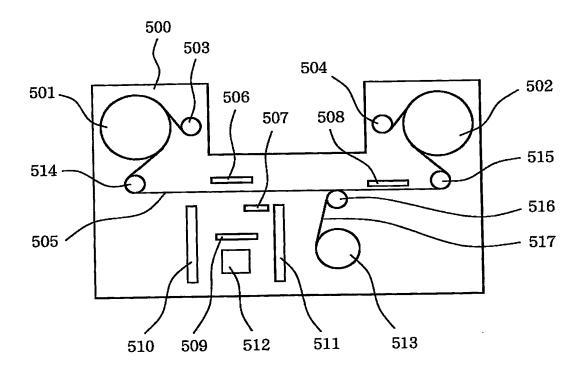
【図8】



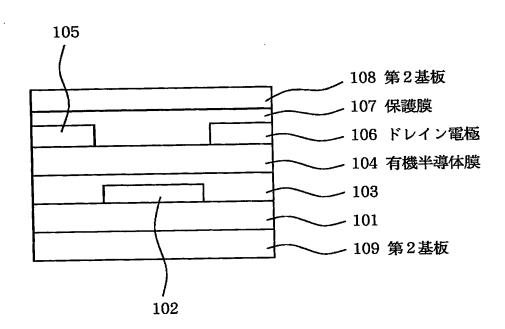
【図9】



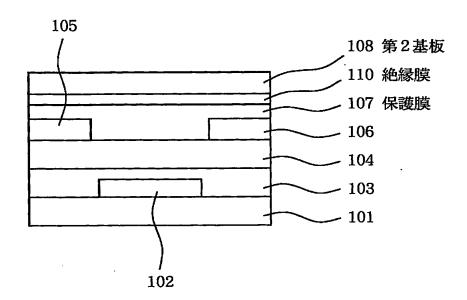
【図10】



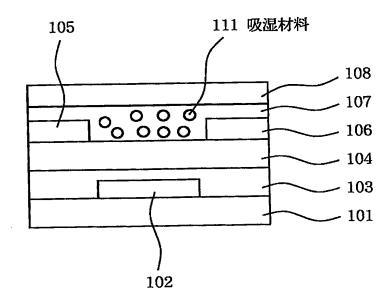
【図11】



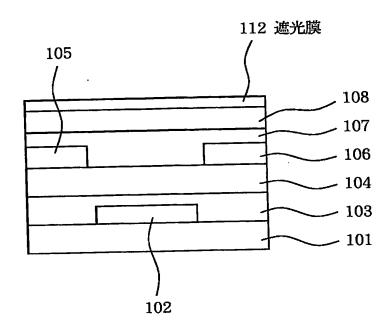
【図12】











【書類名】

要約書

【要約】

【課題】 封止可能な構造の有機薄膜トランジスタを安価に提供する。

【解決手段】 有機半導体膜を用いた有機薄膜トランジスタにおいて、有機薄膜トランジスタが第1基板、ゲート電極、ゲート絶縁膜、有機半導体膜、ソース電極、ドレイン電極、保護膜、第2基板によって構成されており、第1基板上にゲート電極、ゲート絶縁膜、ゲート電極、有機半導体膜、ソース電極、ドレイン電極を形成し、第2基板上に保護膜を形成して、第1基板の有機半導体膜が形成されている面と第2基板の保護膜が形成されている面とを重ね合わせてなる有機薄膜トランジスタ。前記保護膜が半固形物からなる。

【選択図】

なし

特願2003-096208

出願人履歴情報

識別番号

[000001007]

1. 変更年月日 [変更理由] 住 所 氏 名

1990年 8月30日 新規登録 東京都大田区下丸子3丁目30番2号 キヤノン株式会社